



ZVEI-Tagung
Initiative „Design Chain“

Datum:
29.11.2018

Veranstaltungsort:
ILFA Feinstleiteteknik GmbH
Lohweg 3
30559 Hannover

Programm:

ab 12.00 Uhr	Empfang
13.00 – 13.05 Uhr	Begrüßung
13.05 – 13.25 Uhr	Vorstellung der ZVEI-Initiative „Design Chain“ Markus Biener, Zollner Elektronik AG
13.25 – 14.0 Uhr	Multiboard-Design, hohe Packungsdichten und Qualitätssicherung: Aktuelle Herausforderungen und Lösungsansätze in der Baugruppenentwicklung Martin Santen, Zuken GmbH
14.05 – 14.45 Uhr	Embedding von SMD Komponenten in die Leiterplatte Christian Kalkmann, Ilfa Feinstleiteteknik GmbH
14.45 – 15.15Uhr	Pause
15.15h – 15.55 Uhr	Strategien für die Konstruktion und Produktion elektronischer Baugruppen Harald Pasterk, CMS Electronics GmbH
15.55 – 16.35 Uhr	Offene Diskussion mit den Referenten: Verifikation und Prüftechnologien
ab 16.45 Uhr	Möglichkeit zu einem Firmenrundgang bei Ilfa Feinstleiteteknik GmbH

Informationen zu den Vorträgen:

Martin Santen gibt einen Überblick zu Herausforderungen bei der Konzeption und Entwicklung moderner Baugruppentechologien und wie die erforderliche Funktionalität in eCAD-Lösungen bereitgestellt werden kann. Denn der fortschreitende Trend zu „klein aber fein“ erfordert vom Konzept bis zur fertigen Baugruppe Entwicklungswerkzeuge, die nicht nur individuelle Platinen betrachten, sondern das gesamte System. Typische Technologien beim Multiboard Design sind Package-on-Package (PoP), Chip-on-Board (CoB). Hohe Packungsdichten werden aber auch durch verschiedene Embedded Component Technologien erreicht. Je nach Industriezweig sind beim Layout auch Wirebond bzw. Flip-Chip-Technologien zu unterstützen. Für die Qualitätssicherung sollten CAD-Anwendungen über integrierte Prüfroutinen verfügen, angefangen vom Electrical-Rule-Check, über den Design-Rule-Check bis hin zur Prüfung der Einhaltung von Fertigungsregeln.

Christian Kalkmann erläutert die Fertigungsabläufe beim Embedding und wird insbesondere auf die Vor- und Nachteile verschiedener technologischer Ansätze eingehen, die zugehörigen Designregeln genauer erläutern sowie praktische Tipps und Anregungen für ein eigenes Embedding Projekt geben. Zwar gehört das Einbetten von SMD Bauteilen in eine Leiterplatte schon seit einigen Jahren zum Stand der Technik. Dennoch trauen sich nur wenige Entwickler an diese Thematik heran. Ängste dabei sind insbesondere der höhere technologische Aufwand, oftmals unbekannte Designregeln und Restriktionen sowie der höhere Preis. Mit Sicherheit ist diese Technologie auch nicht die optimale Lösung für jede Baugruppe, aber in vielen Fällen lassen sich bei entsprechendem Design wertvolle Vorteile generieren. Beispielsweise ein höherer Miniaturisierungsgrad, mechanischer Schutz, Abschirmung der Bauteile, bessere thermische Anbindung oder die Reduzierung parasitäre Effekte. In der Gesamtsystembetrachtung über die Leiterplatte hinaus können die Kosten durch einfachere oder amortisierte Folgeprozesse sogar sinken. Im Rahmen des Vortrages wird weiter gezeigt, wie die Embedding Technologie auch für kleinere Stückzahlen effektiv umgesetzt werden kann.

Strategien für die Konstruktion und Produktion elektronischer Baugruppen wird **Harald Pasterk** aufzeigen. Zudem wird er auf die Aufgaben der Auftragsvorbereitung sowie die Anforderung an den Datatransfer für Bestückung und Qualitätssicherung eingehen.

Zum Abschluss der Tagung werden die Referenten gemeinsam mit dem Auditorium zu dem Thema „Verifikation und Prüftechnologien“ diskutieren und hierbei übliche und mögliche Testverfahren zur qualitativen Analyse elektronischer Baugruppen ins Blickfeld rücken.

Sie können sich bei Pia Maschmann, ZVEI unter maschmann@zvei.org anmelden.