

Design Chain

Entstehungskette für Elektronik Systeme

Markus Biener, Zollner Elektronik AG
Arnold Wiemers, ILFA GmbH
Rainer Pludra, AT&S Deutschland GmbH

Donnerstag, den 08.05.2014, SMT Nürnberg



- **Ausgangssituation**
- **Idee / Herausforderung / Lösung**
- **Anforderungen an das Design von Leiterplatten**
- **Anforderungen an die Produktion von Baugruppen,**
- **Zusammenfassung**

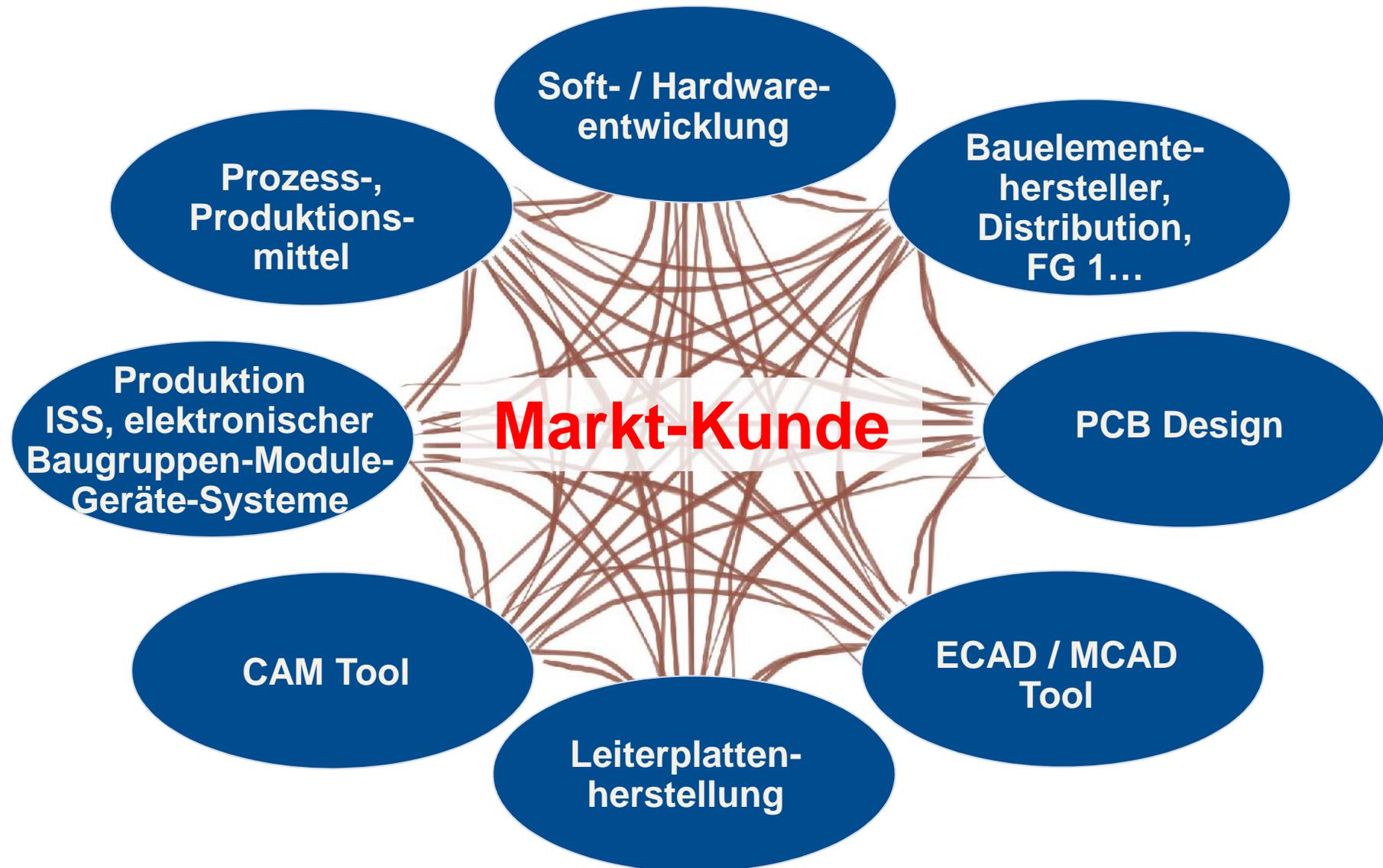
Wussten Sie schon, dass...

- eine Idee schnell skizziert ist, aber die Umsetzung oft scheitert...
- Designfehler extreme Kosten verursachen....
- es entscheidend ist, einen Überblick über alle Kosten zu haben...
- die Materialverfügbarkeit den Produktlebenszyklus beeinflusst....
- Produktions- und Testmethoden sowie deren Kosten, die Prozesssicherheit und die Produktqualität entscheidend beeinflussen...

Wussten Sie schon, dass...

- eine Idee schnell skizziert ist, aber die Umsetzung oft scheitert...
weil die einzelnen Schritte von Anfang an nicht klar definiert sind
- Designfehler extreme Kosten verursachen....
weil diese nur mit Redesigns und Requalifizierung behoben werden können. Bei einem optimalen Design müssen alle Faktoren bereits beim Designstart abgeklärt sein.
- es entscheidend ist, einen Überblick über alle Kosten zu haben...
weil nur so eine ganzheitliche Kostenbetrachtung, die Wettbewerbsfähigkeit und das Risiko abgeschätzt werden kann.
- die Materialverfügbarkeit den Produktlebenszyklus beeinflusst...
weil bereits in den ersten Jahren Teile der BOM abgekündigt werden und man in der Entstehungsphase die besten Möglichkeiten in den Preisverhandlungen hat.
- Produktions- und Testmethoden sowie deren Kosten, die Prozesssicherheit und die Produktqualität entscheidend beeinflussen...
weil nur mit der passenden Teststrategie die geforderte Qualität punktgenau erreichbar ist.

Optimierungsbedarf in den Prozessen



Design Chain Entstehungskette für Elektronik Systeme

Von der Idee sicher und effizient zum erfolgreichen Produkt



Mit den notwendigen Informationen im Netzwerk intelligent ans Ziel

- Ausgangssituation
- **Idee / Herausforderung / Lösung**
- Anforderungen an das Design von Leiterplatten
- Anforderungen an die Produktion von Baugruppen
- Zusammenfassung

Idee

Der Einfluss der einzelnen Disziplinen Schaltungsentwicklung, PCB Design, Leiterplattenherstellung und Produktion elektronischer Baugruppen **auf ein Endprodukt** ist in den letzten Jahren massiv angestiegen.

Das **Spektrum der Anforderungen**, aber auch die **Leistungsfähigkeit dieser Fachbereiche** wachsen in immer kürzeren Zeitabständen.

Es ist also notwendig, eine Gruppe einzurichten, die sich mit der Problemstellung und einer **ganzheitlichen Betrachtung der kompletten Prozesskette** befasst.



Denn nur so kann ein hoher Innovationsgrad erreicht werden.

Herausforderung

- Gemeinsames Verständnis für das Machbare und das Notwendige aller beteiligten Gruppen in einem Netzwerk (vom Marketing bis zur fertigen Baugruppe) schaffen
- Erarbeitung von Design Guidelines
- Möglichkeiten zur einfachen und flächendeckenden Verbreitung des Wissens
- Ausbildung der PCB Designer
- Schaffung einer nachhaltigen Netzwerkstruktur für ein „optimales Produkt“



- Zusammenfassung der Aktivitäten aus
 - Gemeinsame Projektgruppe Design FED / ZVEI
(Strombelastbarkeit, Einpresstechnik, Endoberflächen, Basismaterialien, Lötstopplackdesign, Entwärmungskonzepte,...)
 - AK Ergebnisse
(NPI, Repair/Rework von elektronischen Baugruppen, Services in EMS Initiative, Robustness Validation, Steckverbinder, Qualität in der Leiterplatte, Zuverlässigkeit,...)

- Arbeitstreffen um die Herangehensweise zu klären

- Bildung von Fachgruppen

Vorgehensweise

- Stoffsammlung in den Gruppen
- wichtige Querinformationen werden gruppenübergreifend erarbeitet
- Brainstormingliste mehr als **170** Punkte erarbeitet
- in Hauptpunkte geclustert
- Aktuell erfolgt die Ausarbeitung der einzelnen Fachartikel
- Geplante Veröffentlichungen in Fachzeitschriften
- Vorstellung auf der Electronica 2014



AGENDA

- Ausgangssituation
- Idee / Herausforderung / Lösung
- **Anforderungen an das Design von Leiterplatten**
- Anforderungen an die Produktion von Baugruppen
- Zusammenfassung

Die Leiterplatte vermittelt zwischen der Konstruktion und dem CAD Layout einerseits und der Produktion der Baugruppe andererseits.

Bis zum Ende der 90er-Jahre wurde die Leiterplatte vornehmlich als der mechanische Träger für die Bauteilkomponenten gesehen.

Die Integration der elektronischen Komponenten hat bis dahin die Miniaturisierung der Leiterbildgeometrien in den Vordergrund gestellt.

Mit immer schnelleren Signalanstiegszeiten und einem zunehmendem Volumen an zu verarbeitenden Informationen sind die physikalischen Anforderungen an Leiterplatten gestiegen.

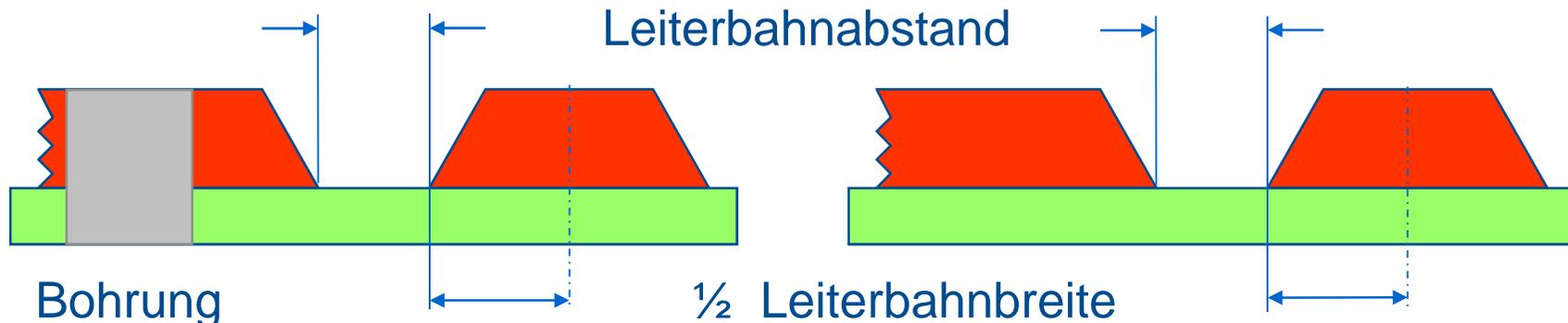
Leiterplatten werden seitdem als ein wichtiger funktionaler Teil eines elektronischen Gerätes verstanden.

Das *umfassende* Wissen über die elementaren Regeln zur Produktion und Funktion einer Leiterplatte wird damit eine unverzichtbare Voraussetzung für die Konstruktion einer zuverlässigen Baugruppe.

Die Produktion von Leiterplatten setzt das Design von Leiterbildern, Bohrungen und Lacken voraus.

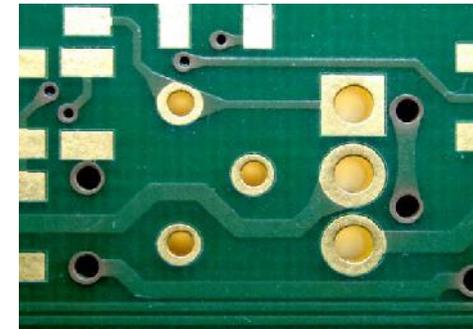
Das Verständnis des CAD-Designers für die Produktionsbedingungen und für die eingesetzten Substrate ist unabdingbare Voraussetzung für eine langfristig zuverlässig funktionierende Baugruppe.

Die Aufgabe der Designregeln ist, vorausschauend zwischen der Konstruktion und der Produktion sowie der Funktion einer Leiterplatte zu vermitteln.



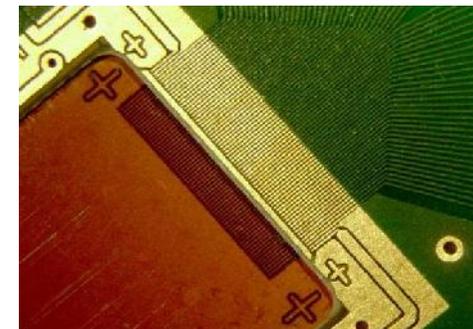
Technologie

Eine Designregel beschreibt die mögliche Qualität und die Toleranz eines Fertigungsprozesses. Der Fertigungsprozeß wird dadurch transparent, kontrollierbar und reproduzierbar.



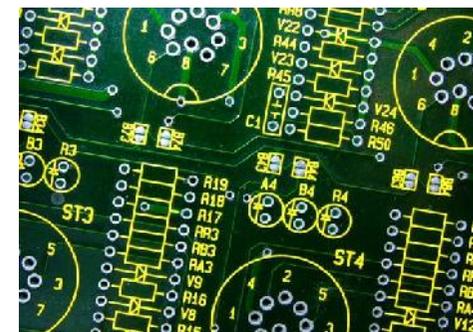
Kommunikation

Eine Designregel ermöglicht es, ein CAD-Layout vorausschauend erstellen zu können, weil die zuverlässige Produzierbarkeit verbindlich belegt ist.



Rechtsverbindlichkeit

Eine Designregel ist immer auch eine juristische Regel, die nachvollziehbar die Anforderungen an einen Fertigungsprozeß erläutert und festschreibt.



Strategische Anforderungen an Leiterplatten

Es müssen zahlreiche Anforderungen bei der Konstruktion einer Leiterplatte beachtet werden.

Dabei steht nicht die technische Fertigbarkeit der Leiterplatte im Vordergrund sondern ihre spätere funktionale Qualität als Träger der Baugruppe.

Die Beachtung physikalischer Eigenschaften muß bereits im Vorfeld während der Planung eines Gerätes stattfinden. Bedeutung haben :

Impedanz

Signalqualität

EMV

Abschirmung

Powerintegrität

Funktionale Stabilität

Kapazitive Planes

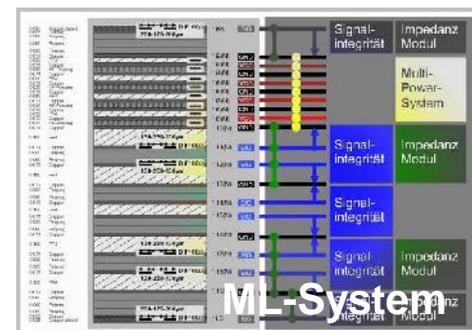
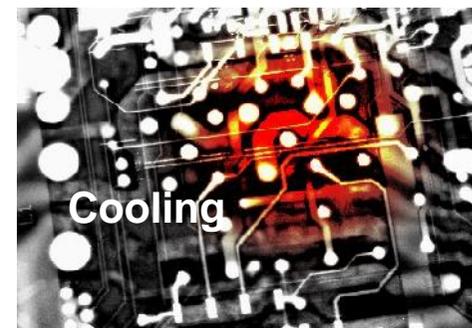
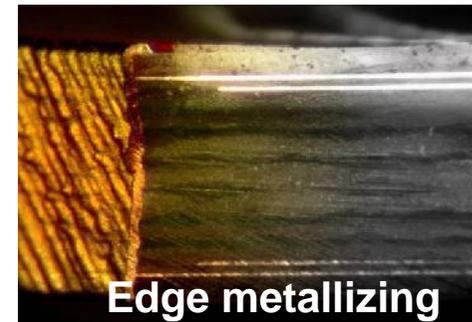
Breitbandige Entkopplung

Entwärmung

Funktionale Stabilität

Signalintegrität

Funktionale Stabilität



Beispiel : Lötstopplack

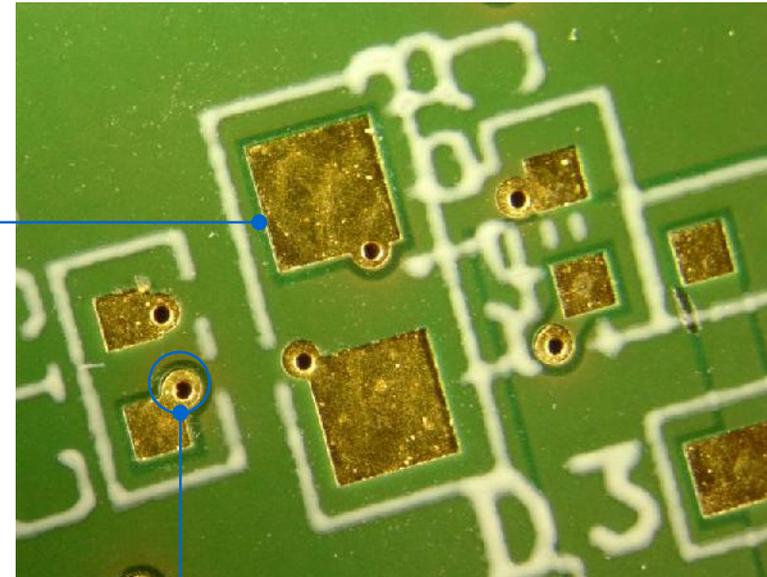
Vias in Pads

Die Maske für den Lötstopplack ist 1:1 im Vergleich zu den dazu gehörigen Lötflächen.

Schon bei geringer Toleranz des Produktionsprozesses werden die Lötflächen im Randbereich mit Lack beschichtet.

Zweipolige Bauteile können dadurch auf dem Lack aufliegen.

Ein erheblicher Mangel ist der fehlende Lacksteg zwischen den SMD-Flächen und den zugeordneten Vias.



Für die Produktion der Leiterplatten ist dieser Designfehler unerheblich.
Für die zuverlässige Lötverbindung ergeben sich erhebliche Risiken.

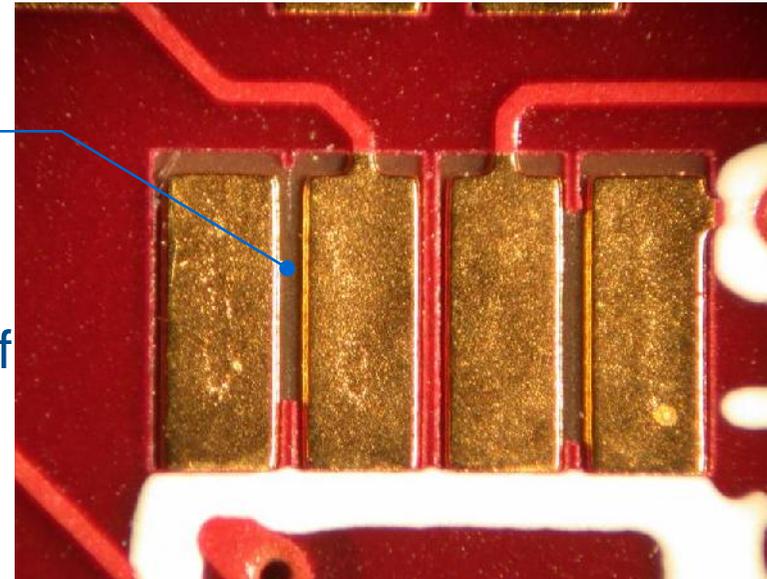
Beispiel : Lötstoplack

Lötstoplackstege

Der Lacksteg zwischen benachbarten SMD-Pads ist weggebrochen. Die Stegbreite ist mit $75\mu\text{m}$ grenzwertig.

Geringe Prozeßschwankungen und eine mittelmäßige Vorreinigung reichen aus, um die Haftung des Lacksteges auf der Leiterplatte zu verringern.

Für die Produktion der Leiterplatten ist die Designvorgabe seitens des CAD-Systems grenzwertig. Es liegt an der Fertigungskompetenz des Leiterplattenherstellers, ob die geometrischen Vorgaben für die Lötstopmaske zuverlässig umsetzbar sind. Der fehlende Lötstoplacksteg erleichtert ein Zusammenlaufen der gedruckten Lotpaste auf den benachbarten SMD-Pads. Die mögliche Folge sind Kurzschlüsse nach dem Reflowlöten.

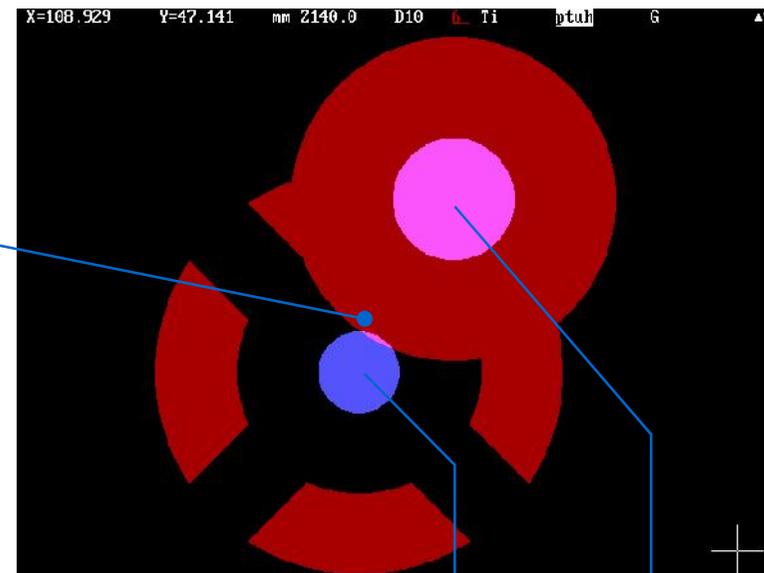


Beispiel : Powerplanes

Isolation und Wärmefalle

Wärmefalle und Isolation überlagern sich. Im überdeckten Bereich soll auf der Innenlage Kupfer vorhanden sein (i.e. Wärmefalle) und gleichzeitig nicht vorhanden sein (i.e. Isolation). Ein Funktionsfehler ist kaum noch zu vermeiden.

Ursache : Der Wert für den Parameter „Viadistance“ ist am CAD-System falsch eingestellt und muß korrigiert werden.



Viadistance

Maßnahme

Der Fehler ist von CAM nicht korrigierbar. Nach Anpassung der constraints muß das CAD-Layout komplett neu geroutet werden.

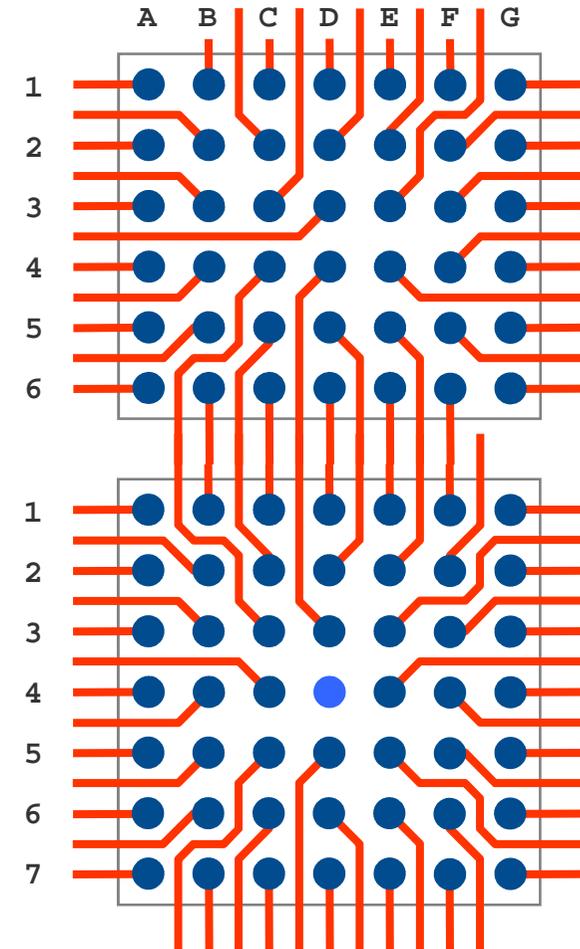
Optionen für ein BGA-Routing

Regel (einseitiges BGA-Routing)

Für $n, m \in \mathbb{N}$ gilt, wenn ein BGA mit (n) Reihen und (m) Spalten einseitig geroutet werden kann, dann kann auch ein BGA mit (n-1) Reihen und/oder (m-1) Spalten einseitig geroutet werden.

Matrix $m \times n$	äußere Abstände	innere Pads	einseitiges Routing
4 x 4	12	4	<input checked="" type="checkbox"/>
5 x 5	16	9	<input checked="" type="checkbox"/>
6 x 6	20	16	<input checked="" type="checkbox"/>
6 x 7	22	20	<input checked="" type="checkbox"/>
6 x 8	24	24	<input checked="" type="checkbox"/>
7 x 7	24	25	<input type="checkbox"/>

Matrix 6x7



Matrix 7x7

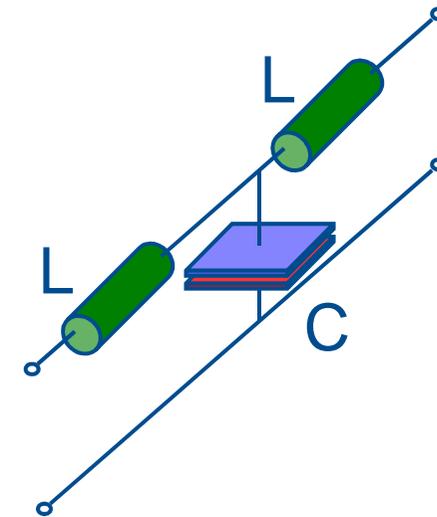
Physik und Leiterplatten-technologie

Eine Leiterbahn kann als Induktivität mit einem kapazitiven Bezug zur Referenzplane dargestellt werden. Auf der Leiterplatte wird die Kapazität durch die Breite und die Kupferdicke der Signalleiterbahn und durch den Abstand zwischen dem Signallayer und der Powerplane festgelegt. Für die **Impedanz** gilt :

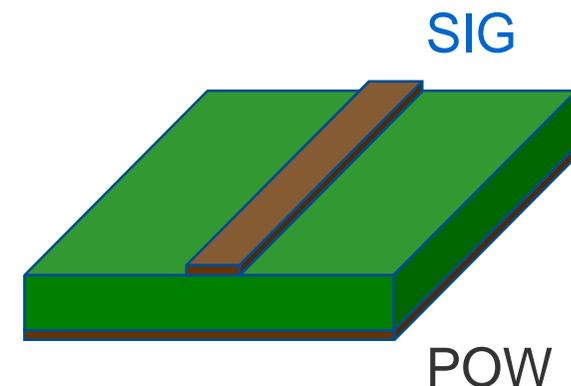
$$\text{Impedanz } Z_0 = \sqrt{\frac{L}{C}}$$

Die **Signalgeschwindigkeit** ist abhängig von den dielektrischen Eigenschaften des Basismaterials.

$$\text{Signalgeschwindigkeit} = \frac{c}{\sqrt{r}}$$



H.Reischer / Polar Instruments

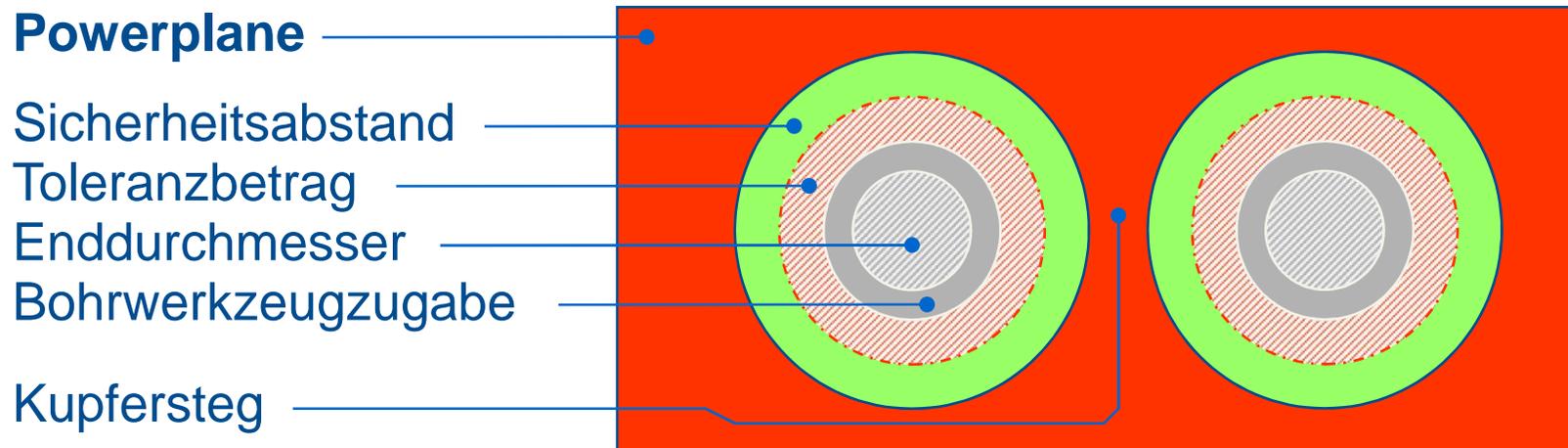


Kupfersteg auf Powerplanes

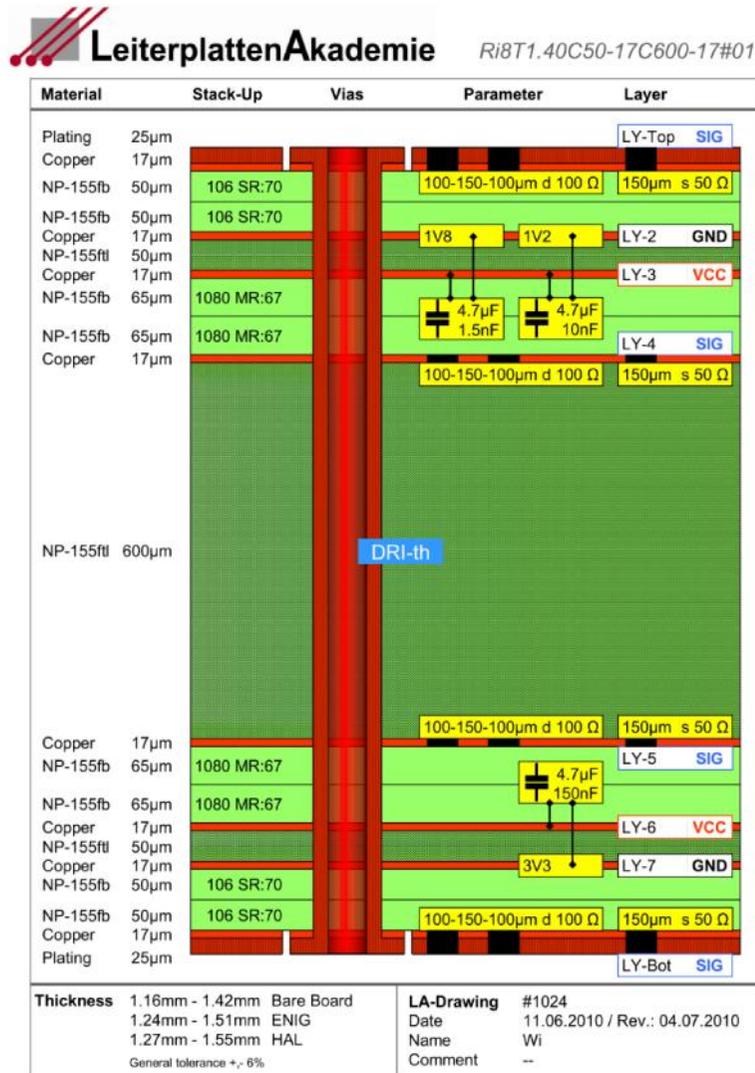
Für eine effektive Stromversorgung (i.e. Powerintegrität) und für einen definierten Rückstromweg (i.e. Signalintegrität) muß zwischen benachbarten Isolationspads immer ein Kupfersteg stehenbleiben.

Der minimale Mittenabstand zwischen zu isolierenden Bohrungen auf Powerplanes bestimmt, wie kompakt ein Layout geroutet werden kann.

Bestimmende Faktoren für die Geometrie sind der elektrische Sicherheitsabstand zwischen der Bohrung und der Powerplane sowie die Bohrwerkzeugzugabe und der Toleranzbetrag für die Abweichung zwischen der mechanischen Bohrung und dem Leiterbild.



Die Dokumentation von Multilayern



© LeiterplattenAkademie 2010

Die Produktion von hochwertigen Multilayern darf nicht der Willkür überlassen werden.

Die Materialauswahl, der Lagenaufbau, die Kontaktierungsstrategie, die Impedanzklassen und sonstige physikalische Anforderungen an die Leiterplatte müssen reproduzierbar dokumentiert sein.

Regel (Multilayerdokumentation)

Die Multilayer-Dokumentation muß ein verbindlicher technischer und juristischer Bestandteil der Bestellung von Leiterplatten (...und Baugruppen sein).

AGENDA

- Ausgangssituation
- Idee / Herausforderung / Lösung
- Anforderungen an das Design von Leiterplatten
- **Anforderungen an die Produktion von Baugruppen**
- Zusammenfassung

Abhängigkeit von Design- Leiterplatte und Baugruppenfertigung

Die Bedeutung von Design und Designregeln und deren Einhaltung als elementaren Grund für zuverlässig funktionierende Geräte wurde dargestellt.

Oft wird die Umsetzung dieser Regeln schon durch die Forderungen aus der Schaltungsentwicklung beeinflusst.

Powermanagement, Impedanz und Signalintegrität setzen Entkopplungs-, Entstör- und Pufferelemente vor. Z.b. Block- und Pufferkondensatoren !

Die Forderung diese so nah wie möglich an die betreffenden Bauteilpins zu setzen kennt jeder Designer aus seinem täglichen Arbeitsbereich.

Bleiben wir bei einem BGA und seinem Umfeld !

Ein BGA ist ein Bauteil mit optisch verdeckten Bauteilpins, d.h. man kann die Lötstellen nicht sehen wenn das Bauteil auf der Leiterplatte montiert ist.

Abhängigkeit von Design- Leiterplatte und Baugruppenfertigung



Sehen wir uns nun die Art und Weise an wie *Lötanlagen* funktionieren mit denen solche, heute üblichen Bauteile, verarbeitet werden, wird die Problematik klar :

Bis auf eine Ausnahme gilt bei Reflow Lötanlagen – gelötet wird was man sieht ! Also wenn man auf eine bestückte Leiterplatte guckt alles das was man an Footprints und Lötstellen sehen kann.

Schatten und andere Behinderungen sind zu vermeiden.

Die Ausnahme macht die „Vapor Phase“ (Heißgas / Dampfphasen) Lötanlage. Sie erzeugt ein vollständig homogenes Temperaturfeld an allen Stellen der Baugruppe, also auch unter Bauteilen !

Da man also mit dem Reflow Lötprozess (Mikrowellentechnik) keine Durchdringung von Bauteilen (Balls auf der Unterseite) erreichen kann muss diese Technik von Heißluftdüsen unterstützt werden.

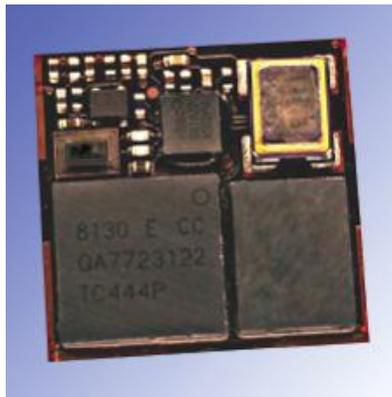
(Konvektionslötverfahren)

Diese Düsen liefern den Heißluftstrom um auch vorgenannte Bauteilanschlüsse löten zu können. Nun zeigt sich das hier das Layout / der Layouter auch auf die Strömungstechnik im Lötverfahren Rücksicht nehmen muss um eine qualitativ gute Baugruppenfertigung zu erreichen.

Sollte nun den Forderungen der Schaltungstechniker gefolgt werden Und die Blockkondensatoren nah an den Rand des BGA's gesetzt werden wird die nötige Strömung der heißen Luft *behindert*, im schlimmsten Fall sogar *verhindert*.

Das Gleiche trifft zu wenn Stecker oder andere hohe Bauteil im nahen Umfeld solcher Bausteine platziert werden.

Abhängigkeit von Design- Leiterplatte und Baugruppenfertigung



Ein kritisch zu fertigendes Modul ! Hier müssen Durchlaufzeit und vieles mehr ausprobiert und angepasst werden !

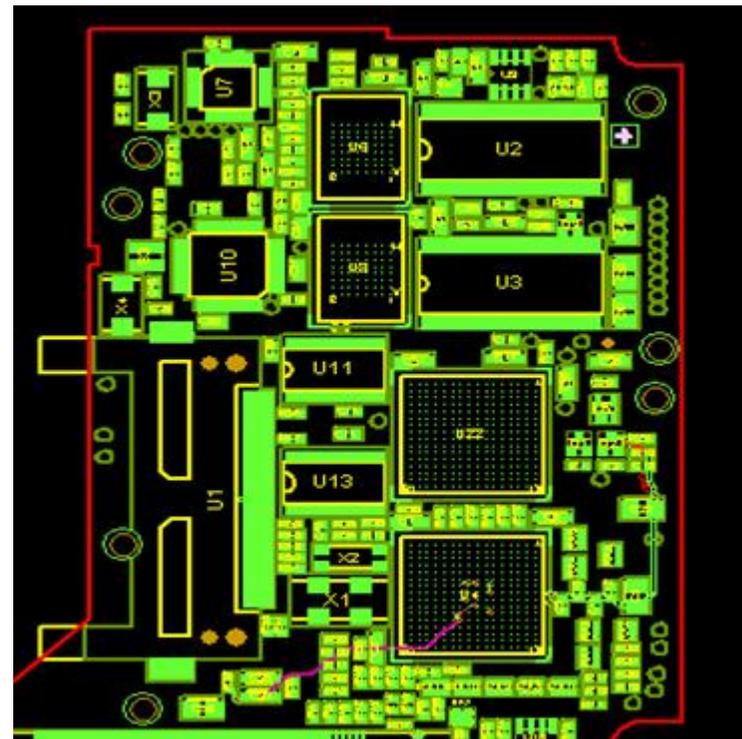
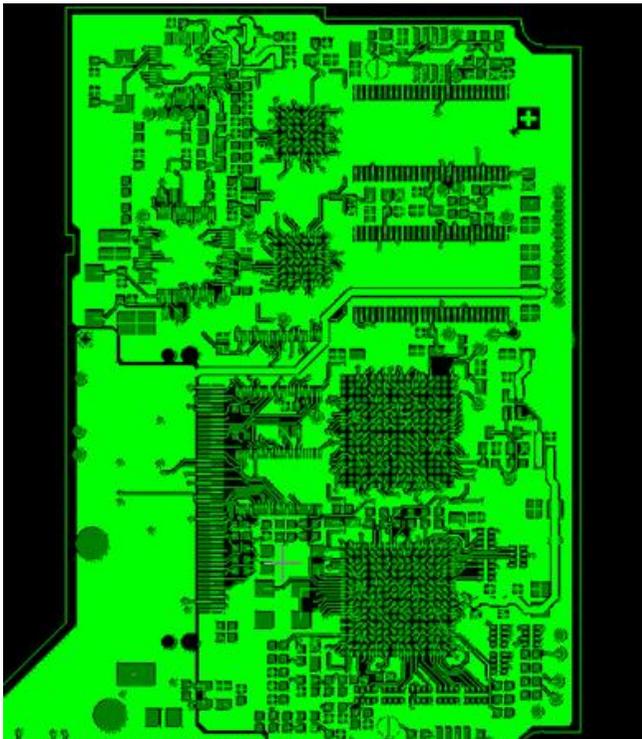
.



Hier ein Aufbau in der die Fertigung der Baugruppe frühzeitig involviert war!

.

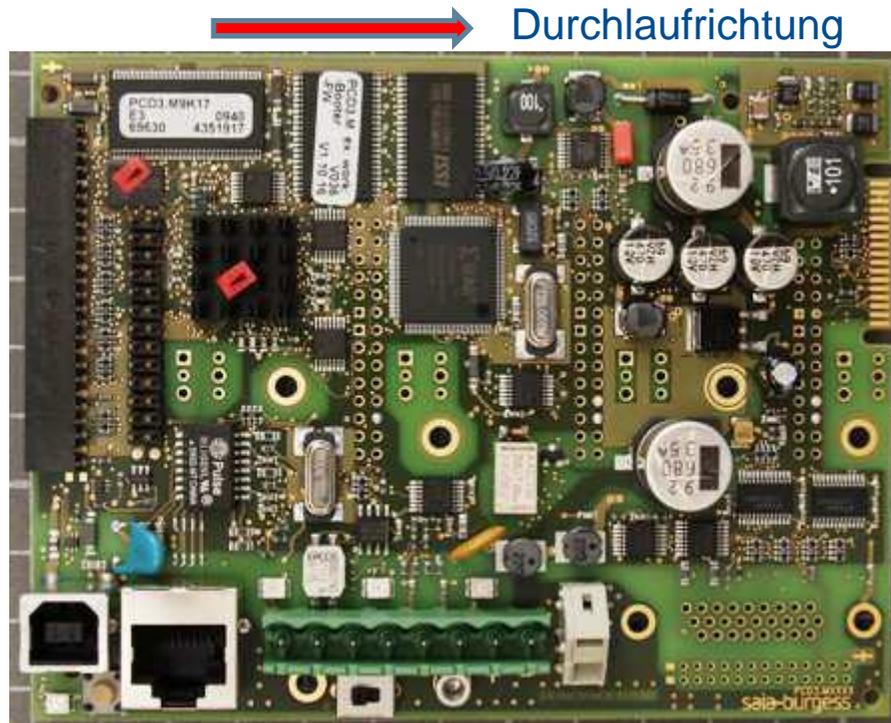
Lösungsansätze: Kupferflächen die die Wärmeleitung unter das Bauteil unterstützen – Reflow erwärmt Kupferflächen !



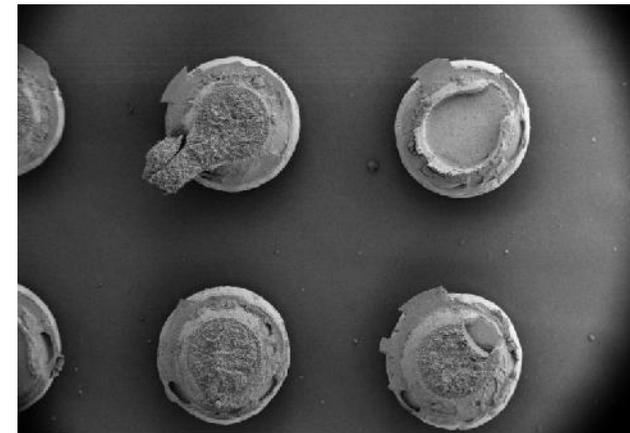
Anmerkung:

Das kann ebenso auf einer Innenlage geschehen, sofern die Freiräume auf der Oberfläche vorhanden sind.

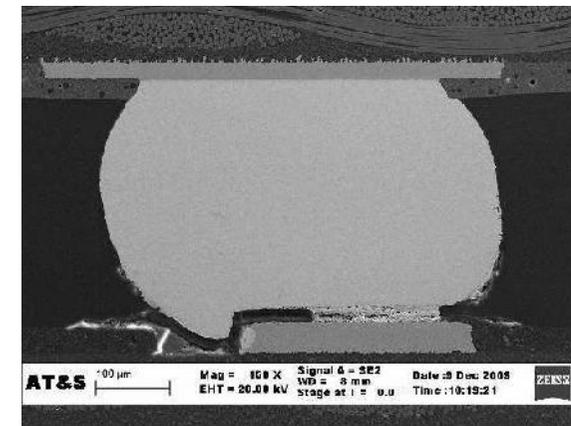
Beispiel : Praxis



Durchlaufrichtung



AT&S 100 µm Mag = 40 X Signal A = SE2 Date: 29 Jun 2009
EHT = 5.00 kV WD = 9 mm Tilt Angle = 0.0 Time: 10:10:07 ZEISS

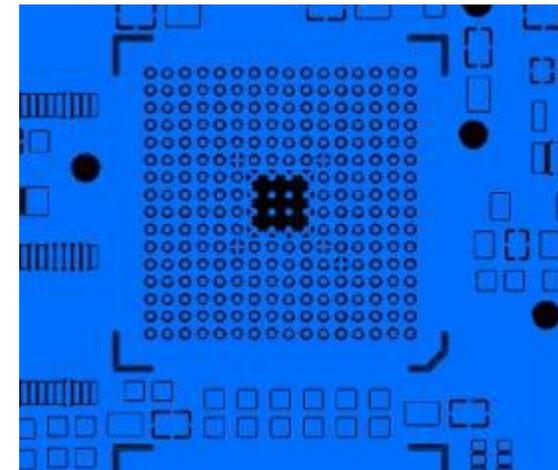
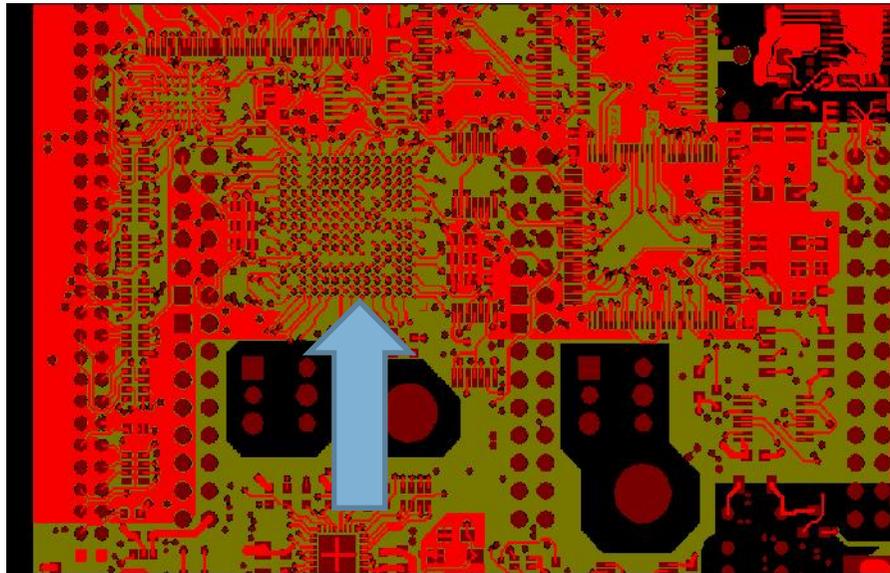


AT&S 100 µm Mag = 100 X Signal 6 = SE2 Date: 08 Dec 2009
EHT = 20.00 kV WD = 8 mm stage at 1 = 0.0 Time: 10:19:21 ZEISS

Die beiden mit Pfeil gekennzeichneten Bereiche werden nicht sauber / zuverlässig gelötet.

Rechts: Auswirkungen und Dokumentation

Beispiel: Praxis und Lösungsansatz



1ter Lösungsansatz: drehen der Platte im Durchlauf um die Heißluftzufuhr aus dem freien Bereich zu unterstützen. > Ohne Redesign möglich!

2ter Lösungsansatz: Kupferfüllung auf der Toplage verbessern um Temperatur durch Reflow besser unter den Baustein zu bekommen.
> Geringe Änderungen!

3ter Lösungsansatz: Redesign – verschieben der Bauteile, Kupfer usw.
> Hoher Aufwand!

- Ausgangssituation
- Idee / Herausforderung / Lösung
- Anforderungen an das Design von Leiterplatten
- Anforderungen an die Produktion von Baugruppen
- **Zusammenfassung**

Resumee

Diese Probleme sind vermeidbar !

Frühzeitige Absprachen und Kommunikation in der „Design Chain“ hätten dies verhindert.

Zeitaufwand zur richtigen Zeit ca. 2-3 Stunden

Die Fehlersuche und Ursachenforschung hat mehrere Tage gedauert und ein Vielfaches an Kosten aufgeworfen !

Ein Re-Design und eine neue Zertifizierung waren notwendig um das Produkt wieder auf den Markt bringen zu können.

Grundlagen und Hilfen dazu werden Ihnen durch den Arbeitskreis „Design Chain“ des ZVEI geboten.

Er zeigt Wege auf und weist auf die Stellen die in der Informationskette unumgänglich sind um Fehler frühzeitig zu erkennen und zu verhindern.

- Flyer im ZVEI Büro
- Veröffentlichung in der Mai Ausgabe der PLUS
- Präsentation auf der Homepage des ZVEI
- Informationen auf der Homepage des Arbeitskreises (QR Code)

The flyer features the ZVEI logo at the top right. The main title is 'Design Chain für Elektronik-Systeme' with the subtitle 'Wissenspool für den Ablauf in der elektronischen Produktentwicklung'. The central image shows a person from behind, looking at a large, complex diagram of the design chain. The diagram includes terms like ODM, EMS, Compliance, INNOVATION, PRODUCT, Quality, SMT/THT?, Success, SIMULATION, DFM, DET, Time, Cost, Design, PLM, Konzept, Trace, Vision, Validation, Components, TEST, and EDA System. A red question mark is placed in the center of the diagram. At the bottom right, it says 'Fachverbände Electronic Components and Systems PCB and Electronic Systems'.

Gemeinsam zum optimalen Design / nachhaltigen Erfolg



Haben Sie Interesse an der Mitarbeit?